



統合アナログ・フロントエンド(AFE)のゲインおよびドリフト誤差に対する外部 RC フィルタ回路の影響を低減:±10V

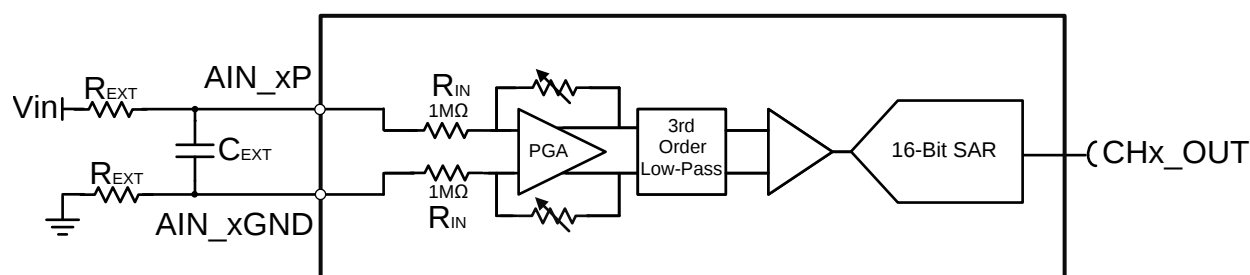
Cynthia Sosa

入力	ADC入力	デジタル出力
VinMin = −10V	AIN-xP = −10V、AIN-xGND = 0V	−32768 ₁₀ 、8000 _H
VinMax = 10V	AIN-xP = 10V AIN-xGND = 0V	32767 ₁₀ 、7FFF _H

電源	
AVDD	DVDD
5V	5V

設計の説明

このクックブックでは、フィルタ部品の値を選定する方法と、このフィルタによって生じる完全統合アナログ・フロントエンド(AFE) SAR ADCのゲイン誤差およびドリフトを最小限に抑える方法について述べます。この設計は、ADS8588Sの全入力電圧範囲±10Vで入力インピーダンス・ドリフトを使用します。この外付けRCフィルタにより、外部ノイズを最小限に抑え、過電圧から保護できます。ゲイン誤差およびドリフトを最小限に抑えることは、[多機能リレー](#)、[ACアナログ入力モジュール](#)、[端子装置](#)などの最終機器にとって重要です。この設計では、較正なし補正係数と2点較正という2つの補正法について述べます。較正を実装することで、外部抵抗に起因するゲイン誤差とデバイスの内部ゲイン誤差の両方を無視できるほど小さく抑えることができます。



仕様

仕様	計算結果	測定結果
生じるゲイン誤差(25℃)	0.9901%	0.9894%
生じるゲイン誤差(125℃)	0.995%	-1.1388%
生じるゲイン誤差ドリフト	0.49ppm/℃	-0.8031ppm/℃

デザイン・ノート

1. 低ドリフトを維持し、ゲイン誤差を最小限に抑えるために低ドリフト R_{EXT} 抵抗を使用します。この設計では温度係数25ppm/℃で許容差±0.1%の抵抗を使用します。
2. 内蔵するプログラマブル・ゲイン・アンプ(PGA)は1MΩの定抵抗性インピーダンスを提供します。
3. 生じる R_{EXT} 値はそれに起因する誤差に正比例します。
4. システムのオフセット・ゲイン誤差を除去するために較正も使用できます。
5. 『TI Precision Labs – ADCs』トレーニング・ビデオ・シリーズでは、ゲインおよびオフセット誤差の計算方法とこれらの誤差を較正によって除去する方法を説明しています。『Understanding and Calibrating the Offset and Gain for ADC Systems』を参照してください。『Using SPICE Monte Carlo Tool for Statistical Error Analysis』では、モンテカルロ解析を用いて統計的誤差解析を行う方法を説明しています。

部品選定

外付けアンチエイリアシングRCフィルタはノイズを低減し、過電圧から保護します。大きな抵抗値を採用した場合、入力電流はさらに制限されます。また、大きな外部抵抗値は低いカットオフ周波数を実現しますが、これは入力周波数が通常50Hzまたは60Hzであるリレー保護の用途では望ましいことです。さらに、同相ノイズ除去性能を高めるには平衡RCフィルタを構成する必要があり、正負両方の入力経路に整合する外部抵抗を配置します。生じるドリフト誤差を最小限に抑えるには、外部抵抗を25ppm/℃の低ドリフト抵抗にする必要があります。

1. 希望するカットオフ周波数に応じて高い値の R_{EXT} を選定します。50Hzまたは60Hzの入力信号による高調波を除去するために320Hzのカットオフ周波数を採用しました。

$$R_{EXT} = 10k\Omega$$

2. C_{EXT} を選定します。

$$C_{EXT} = \frac{1}{2 \cdot \pi \cdot f_C \cdot 2 \cdot R_{EXT}} = \frac{1}{2 \cdot \pi \cdot 320 \text{ Hz} \cdot 2 \cdot 10 \text{ k}\Omega} = 24.8 \text{ nF}$$

利用可能な最も近い標準コンデンサの値、 $C_{EXT} = 24\text{nF}$

ゲイン誤差ドリフトの計算

ここでは、生じるゲイン誤差ドリフトの計算方法を示します。外付けフィルタ抵抗による追加ドリフトは、デバイスの内部ドリフトに比べて小さくなります。

$$R_{IN} = 1M\Omega, R_{EXT} = 10k\Omega, C_{EXT} = 24\text{nF}$$

1. 負の最大ドリフト(-25ppm/℃)による実効内部インピーダンスを計算します。

$$R_{IN(-25 \text{ ppm} / ^\circ\text{C})} = R_{IN} \cdot [\text{Drift (ppm} / ^\circ\text{C)} \cdot \delta T(^{\circ}\text{C}) + 1]$$

$$R_{IN(-25 \text{ ppm} / ^\circ\text{C})} = 1M\Omega \cdot [-25 \text{ ppm} / ^\circ\text{C} \cdot (125^{\circ}\text{C} - 25^{\circ}\text{C}) + 1]$$

$$R_{IN(-25 \text{ ppm} / ^\circ\text{C})} = 0.9975 \text{ M}\Omega$$

2. 正の最大ドリフト(25ppm/℃)による実効外部抵抗を計算します。

$$R_{EXT(+25 \text{ ppm} / ^\circ\text{C})} = R_{EXT} \cdot [\text{Drift (ppm} / ^\circ\text{C)} \cdot \delta T(^{\circ}\text{C}) + 1]$$

$$R_{EXT(+25 \text{ ppm} / ^\circ\text{C})} = 10 \text{ k}\Omega \cdot [25 \text{ ppm} / ^\circ\text{C} \cdot (125^{\circ}\text{C} - 25^{\circ}\text{C}) + 1]$$

$$R_{EXT(+25 \text{ ppm} / ^\circ\text{C})} = 10.025 \text{ k}\Omega$$

3. 室温で外部抵抗により生じる公称ゲイン誤差を計算します。

$$\text{GainError (R}_{\text{EXT}})_{\text{RoomTemp}} = \frac{1}{1 + \frac{R_{\text{IN}}}{R_{\text{EXT}}}}$$

$$\text{GainError (R}_{\text{EXT}})_{\text{RoomTemp}} = \frac{1}{1 + \frac{1\text{M}\Omega}{10\text{k}\Omega}}$$

$$\text{GainError (R}_{\text{EXT}})_{\text{RoomTemp}} = 0.009901 \text{ or } 0.9901\%$$

4. 最大定格温度で外部抵抗により生じる公称ゲイン誤差を計算します。

$$\text{GainError (R}_{\text{EXT}})_{125^{\circ}\text{C}} = \frac{1}{1 + \frac{0.9975\text{M}\Omega}{10.025\text{k}\Omega}}$$

$$\text{GainError (R}_{\text{EXT}})_{125^{\circ}\text{C}} = 0.009950 \text{ or } 0.995\%$$

5. 外部抵抗により生じるゲイン誤差ドリフトを計算します。

$$\text{GainError_Drift (R}_{\text{EXT}}) = \frac{\text{GainError (R}_{\text{EXT}})_{\text{RoomTemp}} - \text{GainError (R}_{\text{EXT}})_{125^{\circ}\text{C}}}{\delta T} \cdot 10^6$$

$$\text{GainError_Drift (R}_{\text{EXT}}) = \frac{0.009901 - 0.009950}{(125^{\circ}\text{C} - 25^{\circ}\text{C})} \cdot 10^6$$

$$\text{GainError_Drift (R}_{\text{EXT}}) = -0.49\text{ppm}/^{\circ}\text{C}$$

ADS8588Sの最大ゲイン誤差温度ドリフトは $\pm 14\text{ppm}/^{\circ}\text{C}$ であり、生じるドリフト誤差の計算結果より桁違いに大きい
ため、生じる誤差は無視できるものとなります。外部抵抗により生じる最小ドリフト誤差は、入力インピーダンスの低ド
リフト係数($\pm 25\text{ppm}/^{\circ}\text{C}$)と大いに関係があります。

生じるゲイン誤差ドリフトを測定するには、ADCの線形範囲内で全入力電圧範囲から0.5Vのテスト信号を2つサンプ
リングして印加します。信号は外付けRCフィルタあり/なしで印加し、サンプリングします。この測定を25°Cと125°Cの
両方の温度で行います。ゲイン誤差率を求めるには、4つの特徴的な各テスト条件で理想的な勾配と測定した勾配
の誤差を求めて、4つの特徴的なゲイン誤差率の測定結果を出します。次に、ゲイン誤差を小数点形式に変換し、
上記の手順5に従ってRCあり/なしのドリフト(ppm/°C)を計算します。次に、RCあり/なしのドリフトを減算して、生じる
ゲイン誤差ドリフトを求めます。

未校正補正

未校正補正は、分圧器を使用してADCで測定したサンプルから遡って、RCフィルタにより損失が生じる前の入力電圧を求めるものです。

1. 既知のテスト信号を印加して、等価コードを測定します。

V_{in}	コード測定結果	等価入力電圧測定結果
9.5V	30841	9.412

2. RC損失前の入力電圧を計算します。

$$V_{IN_NoLoss} = V_{IN_Equivalent} \cdot \frac{R_{EXT} + R_{IN}}{R_{IN}}$$

$$V_{IN_NoLoss} = 9.412 \cdot \frac{1M\Omega + 10k\Omega}{1M\Omega}$$

$$V_{IN_NoLoss} = 9.50612V$$

未校正補正での測定

電圧補正の使用には利点がありますが、最も包括的な手法というわけではありません。補正係数では、内部インピーダンスの変化により、室温でワーストケースの誤差として0.2456%を生じる可能性があります。

室温(25°C)での測定				
V_{in}	コード	読出値	補正	誤差%
9.5	30841	9.412	9.506120	0.0644
8.5	27594	8.421	8.505210	0.0613
5	16232	4.954	5.003540	0.0708
0	1	0	0.000000	–
–5	–16230	–4.953	–5.002530	0.0506
–8.5	–27593	–8.421	–8.505210	0.0613
–9.5	–30839	–9.411	–9.505110	0.0538

2点較正法

2点較正では、ADCの線形範囲内で全入力電圧範囲から**0.5V**の2つのテスト信号を印加し、サンプリングします。次に、このサンプル測定値を用いて線形伝達関数の勾配とオフセットを計算します。較正により、外部抵抗に起因するゲイン誤差とデバイスの内部ゲイン誤差の両方が解消されます。

1. 入力線形範囲の**2.5%**のテスト信号を印加します。

Vmin	コード測定結果
-9.5V	-30839

2. 入力線形範囲の**97.5%**のテスト信号を印加します。

Vmax	コード測定結果
9.5V	30841

3. 勾配とオフセットの較正係数を計算します。

$$m = \frac{\text{Code}_{\max} - \text{Code}_{\min}}{V_{\max} - V_{\min}}$$

$$m = \frac{30841 - (-30839)}{9.5 - (-9.5)} = 3246.3158$$

$$b = \text{Code}_{\min} - m \cdot V_{\min}$$

$$b = (-30839) - 3246.3 \cdot (-9.5 \text{ V}) = 1.0001$$

4. 較正係数をすべての後続測定に適用します。

$$V_{\text{inCalibrate}} = \frac{\text{Code} - b}{m}$$

$$V_{\text{inCalibrate}} = \frac{30841 - 1.0001}{3246.3158} = 9.5000$$

2点較正法での測定

較正係数

$$m = 3246.3158, b = 1.0001$$

室温で較正なしでは、ゲイン誤差が生じます。ADCによる測定結果に較正を適用すると、ゲイン誤差はほぼゼロに低減されます。

室温(25°C)での測定					
V_{IN}	コード	未較正 V_{IN}	較正済み V_{IN}	較正なしの電圧誤差%	較正ありの電圧誤差%
9.5	30841	9.412	9.500000	-0.926316	-0.000001
8.5	27594	8.421	8.499789	-0.929412	-0.002480
5	16232	16232	4.999822	-0.920000	-0.003568
0	1	0	0.000000	—	—
-5	-16230	-4.953	-4.999822	-0.0940000	-0.003567
-8.5	-27593	-8.421	-8.500097	-0.929412	0.001144
-9.5	-30839	-9.411	-9.500000	-0.936842	0.000000

高温にさらされると、予想どおりゲイン誤差は増大します。較正を適用すると電圧誤差は低減しますが、なくなりません。依然としてある誤差はドリフト誤差です。

高温(125°C)での測定					
V_{IN}	コード	未較正 V_{IN}	較正済み V_{IN}	較正なしの相対電圧誤差%	較正ありの相対電圧誤差%
9.5	30826	9.407	9.495379	-0.978947	-0.048639
8.5	27582	8.417	8.496093	-0.976471	-0.045968
5	16224	4.951	4.997357	-0.980000	-0.052854
0	0	0	-0.000308	0	—
-5	-16224	-4.951	-4.997973	-0.980000	-0.040531
-8.5	-27581	-8.417	-8.496401	-0.976471	-0.042344
-9.5	-30826	-9.407	-9.495995	-0.978947	-0.042153

設計の参照資料

TIの総合的な回路ライブラリについては、「[アナログ・エンジニア向け回路クックブック](#)」を参照してください。

使用デバイス

デバイス	主な特長	リンク	類似デバイス
ADS8588S	16 ビット、高速、8 チャンネル同時サンプリング ADC、単一電源によるバイポーラ入力	www.ti.com/product/ADS8588S	www.ti.com/adcs

改訂履歴

改訂内容	日付	変更
A	2019 年 1 月	タイトルを大文字から普通の表記に変更、最初のページのヘッダーを更新。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションが適用される各種規格や、その他のあらゆる安全性、セキュリティ、またはその他の要件を満たしていることを確実にする責任を、お客様のみが単独で負うものとします。上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売約款 (<https://www.tij.co.jp/ja-jp/legal/terms-of-sale.html>)、または [ti.com](https://www.ti.com) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

日本語版 日本テキサス・インスツルメンツ合同会社
Copyright © 2021, Texas Instruments Incorporated