SN74AHC240-Q13 ステート出力搭載、車載用オクタル バッファ / ドライバ

1 特長

- 車載アプリケーション用に AEC-Q100 認定済み:
  - デバイス温度グレード 1:-40℃～+125℃
  - デバイス HBM ESD 分類レベル 2
  - デバイス CDM ESD 分類レベル C4B
- 2V～5.5V の V_{CC} で動作
- 短い遅延、6ns typ (25°C, 5V)
- JESD 17 準拠で
  250mA 超のラッチアップ性能

2 アプリケーション

- ハンドセット:スマートフォン
- ネットワーク スイッチ
- 健康管理フィットネスおよびウェアラブル

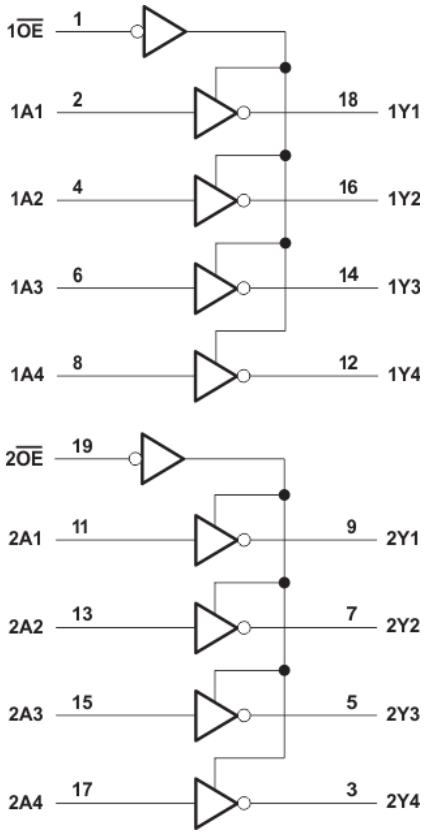
3 概要

これらのオクタル バッファ / ライン ドライバは、3 ステート メモリ アドレス ドライバ、クロック ドライバ、バス用レシーバ / トランスミッタの性能と密度を向上することに特化して設計されています。

製品情報

部品番号	パッケージ (1)	パッケージ サイズ(2)	本体サイズ (公称)(3)
SN74AHC240-Q1	PW (TSSOP、20)	6.5mm × 6.4mm	6.5mm × 4.4mm

(1) 詳細については、セクション 11 を参照してください。
(2) パッケージ サイズ (長さ×幅) は公称値であり、該当する場合はピンも含まれます。
(3) 本体サイズ (長さ×幅) は公称値であり、ピンは含まれません。



論理図 (正論理)

ADVANCE INFORMATION

このリソースの元の言語は英語です。翻訳は概要を便宜的に提供するもので、自動化ツール (機械翻訳) を使用していることがあり、TI では翻訳の正確性および妥当性につきましては一切保証いたしません。実際の設計などの前には、ti.com で必ず最新の英語版をご参照くださいますようお願いいたします。

ADVANCE INFORMATION

目次

1 特長 ... 1
2 アプリケーション ... 1
3 概要 ... 1
4 ピン構成および機能 ... 3
5 仕様 ... 4
5.1 絶対最大定格 ... 4
5.2 ESD 定格 ... 4
5.3 推奨動作条件 ... 4
5.4 熱に関する情報 ... 5
5.5 電気的特性 ... 5
5.6 スイッチング特性 ... 5
5.7 ノイズ特性 ... 6
5.8 代表的特性 ... 7
6 パラメータ測定情報 ... 9
7 詳細説明 ... 10
7.1 概要 ... 10
7.2 機能ブロック図 ... 10
7.3 機能説明 ... 11
7.4 デバイスの機能モード ... 12
8 アプリケーションと実装 ... 13
8.1 アプリケーション情報 ... 13
8.2 代表的なアプリケーション ... 13
8.3 電源に関する推奨事項 ... 14
8.4 レイアウト ... 14
9 デバイスおよびドキュメントのサポート ... 15
9.1 ドキュメントのサポート ... 15
9.2 ドキュメントの更新通知を受け取る方法 ... 15
9.3 サポート・リソース ... 15
9.4 商標 ... 15
9.5 静電気放電に関する注意事項 ... 15
9.6 用語集 ... 15
10 改訂履歴 ... 15
11 メカニカル、パッケージ、および注文情報 ... 15
11.1 テープおよびリール情報 ... 16
11.2 メカニカル データ ... 18

Copyright © 2024 Texas Instruments Incorporated

4 ピン構成および機能

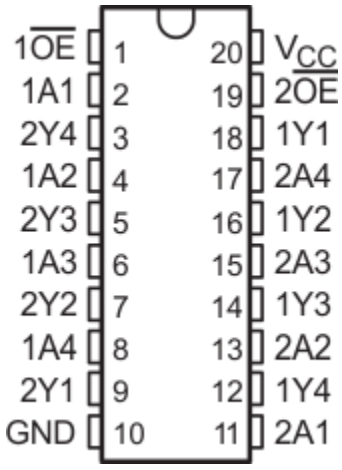


図 4-1. SN74AHC240-Q1 PW パッケージ (上面図)

ピン		種類 (1)	説明
名称	番号		
1OE	1	O	出力イネーブル 1
1A1	2	I	1A1 入力
2Y4	3	O	2Y4 出力
1A2	4	I	1A2 入力
2Y3	5	O	2Y3 出力
1A3	6	I	1A3 入力
2Y2	7	O	2Y2 出力
1A4	8	I	1A4 入力
2Y1	9	O	2Y1 出力
GND	10	G	グランド ピン
2A1	11	I	2A1 入力
1Y4	12	O	1Y4 出力
2A2	13	I	2A2 入力
1Y3	14	O	1Y3 出力
2A3	15	I	2A3 入力
1Y2	16	O	1Y2 出力
2A4	17	I	2A4 入力
1Y1	18	O	1Y1 出力
2OE	19	O	出力イネーブル 2
VCC	20	P	パワー ピン

(1) 信号タイプ : I = 入力、O = 出力、I/O = 入力または出力

ADVANCE INFORMATION

Copyright © 2024 Texas Instruments Incorporated

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) (1)

			最小値	最大値	単位
V_{CC}	電源電圧範囲		-0.5	7	V
V_I	入力電圧範囲(2)		-0.5	7	V
V_O	高インピーダンスまたは電源オフ状態で出力に印加される電圧範囲(2)		-0.5	7	V
V_O	出力電圧範囲(2)		-0.5	V_{CC} + 0.5	V
I_{IK}	入力クランプ電流	V_I < - 0.5V		-20	mA
I_{OK}	出力クランプ電流	V_O < –0.5V または V_O > V_{CC} + 0.5V		±20	mA
I_O	連続出力電流	V_O = 0～V_{CC}		±25	mA
	V_{CC} または GND を通過する連続出力電流			±75	mA
T_{stg}	保管温度		-65	150	℃

(1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内で、一時的に「推奨動作条件」の範囲を超えた動作をさせる場合、必ずしもデバイスが損傷を受けるものではありませんが、完全には機能しない可能性があります。この方法でデバイスを動作させると、デバイスの信頼性、機能性、性能に影響を及ぼし、デバイスの寿命を短縮する可能性があります。
(2) 入力と出力の電流定格を順守しても、入力と出力の電圧定格を超えることがあります。

5.2 ESD 定格

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、AEC Q100-002 HBM ESD 分類レベル 2 準拠(1)	±2000	V
		デバイス帯電モデル (CDM)、AEC Q100-011 CDM ESD 分類レベル C4B 準拠	±1000	

(1) AEC Q100-002 には、HBM ストレス試験は ANSI/ESDA/JEDEC JS-001 仕様に従って実施することと規定されています。

5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

仕様	説明	条件	最小値	最大値	単位
V_{CC}	電源電圧		2	5.5	V
V_{IH}	High レベル入力電圧	V_{CC} = 2V	1.5		V
		V_{CC} = 3V	2.1		
		V_{CC} = 5.5V	3.85		
V_{IL}	Low レベル入力電圧	V_{CC} = 2V		0.5	V
	Low レベル入力電圧	V_{CC} = 3V		0.9	
	Low レベル入力電圧	V_{CC} = 5.5V		1.65	
V_I	入力電圧		0	5.5	V
V_O	出力電圧		0	V_{CC}	V
I_{OH}	High レベル出力電流	V_{CC} = 2V		-50	μA
		V_{CC} = 3.3V ± 0.3V		-4	mA
		V_{CC} = 5V ± 0.5V		-8	mA
I_{OL}	Low レベル出力電流	V_{CC} = 2V		50	μA
		V_{CC} = 3.3V ± 0.3V		4	mA
		V_{CC} = 5V ± 0.5V		8	mA
$\Delta t/\Delta v$	入力遷移の立ち上がりまたは立ち下がりレート	V_{CC} = 3.3V ± 0.3V		100	ns/V
		V_{CC} = 5V ± 0.5V		20	ns/V

ADVANCE INFORMATION

Copyright © 2024 Texas Instruments Incorporated

5.3 推奨動作条件 (続き)

自由気流での動作温度範囲内 (特に記述のない限り)

仕様	説明	条件	最小値	最大値	単位
T_A	自由空気での動作温度		-40	125	℃

5.4 熱に関する情報

熱評価基準(1)		PW (TSSOP)	単位
		16 ピン	
$R_{\theta JA}$	接合部から周囲への熱抵抗	135.9	℃/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	70.3	℃/W
$R_{\theta JB}$	接合部から基板への熱抵抗	81.3	℃/W
Ψ_{JT}	接合部から上面への特性パラメータ	22.5	℃/W
Y_{JB}	接合部から基板への特性パラメータ	80.8	℃/W
$R_{\theta JC(bot)}$	接合部からケース (底面) への熱抵抗	該当なし	℃/W

(1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション レポートを参照してください。

5.5 電気的特性

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件	V_{CC}	T_A = 25℃			-40℃～125℃			単位
			最小値	代表値	最大値	最小値	代表値	最大値	
V_{OH}	I_{OH} = –50μA	2V～5.5V	V_{CC}-0.1	V_{CC}		V_{CC}-0.1	V_{CC}		V
	I_{OH} = -4mA	3V	2.58			2.48			
	I_{OH} = -8mA	4.5V	3.94			3.8			
V_{OL}	I_{OL} = 50μA	2V～5.5V			0.1			0.1	V
	I_{OL} = 4mA	3V			0.36			0.44	
	I_{OL} = 8mA	4.5V			0.36			0.44	
I_I	V_I = 5.5V または GND、V_{CC} = 0V～5.5V	0V～5.5V			±0.1			±1	μA
I_{OZ}	V_O = V_{CC} または GND、V_{CC} = 5.5V	5.5V			±0.25			±5	μA
I_{CC}	V_I = V_{CC} または GND、I_O = 0、V_{CC} = 5.5V	5.5V			4			40	μA
C_I	V_I = V_{CC} または GND	5V		2	10			10	pF
C_O	Vo = V_{CC} または GND	5V		5					pF
C_{PD}	無負荷、F = 1MHz	5V		15					pF

5.6 スイッチング特性

C_L = 50pF、自由気流での動作温度範囲内、T_A = 25℃で測定された標準値 (特に記述のない限り)「パラメータ測定情報」参照

パラメータ	始点 (入力)	終点 (出力)	負荷容量	V_{CC}	T_A = 25℃			-40℃～125℃			単位
					最小値	代表値	最大値	最小値	代表値	最大値	
t_{PLH}	A	Y	C_L = 15pF	2V			19.5	1		23	ns
t_{PHL}							19.5	1		23	ns
t_{PZH}	$\overline{OE}$	Y	C_L = 15pF	2V			25.5	1		30	ns
t_{PZL}							25.5	1		30	ns

ADVANCE INFORMATION

Copyright © 2024 Texas Instruments Incorporated

ADVANCE INFORMATION

5.6 スイッチング特性 (続き)

C_L = 50pF、自由気流での動作温度範囲内、T_A = 25℃で測定された標準値 (特に記述のない限り)「パラメータ測定情報」参照

パラメータ	始点 (入力)	終点 (出力)	負荷容量	V_{CC}	T_A = 25℃			-40℃～125℃			単位
					最小値	代表値	最大値	最小値	代表値	最大値	
t_{PHZ}	$\overline{OE}$	Y	C_L = 15pF	2V			25.5	1		30	ns
t_{PLZ}							25.5	1		30	ns
t_{PLH}	A	Y	C_L = 15pF	3.3V		5.3	7.5	1		9	ns
t_{PHL}						5.3	7.5	1		9	ns
t_{PZH}	$\overline{OE}$	Y	C_L = 15pF	3.3V		6.6	10.6	1		12.5	ns
t_{PZL}						6.6	10.6	1		12.5	ns
t_{PHZ}	$\overline{OE}$	Y	C_L = 15pF	3.3V		7.8	11.5	1		12.5	ns
t_{PLZ}						7.8	11.5	1		12.5	ns
t_{PLH}	A	Y	C_L = 15pF	5V		3.6	5.5	1		6.5	ns
t_{PHL}						3.6	5.5	1		6.5	ns
t_{PZH}	$\overline{OE}$	Y	C_L = 15pF	5V		4.7	7.3	1		8.5	ns
t_{PZL}						4.7	7.3	1		8.5	ns
t_{PHZ}	$\overline{OE}$	Y	C_L = 15pF	5V		5.2	7.2	1		8.5	ns
t_{PLZ}						5.2	7.2	1		8.5	ns
t_{PLH}	A	Y	C_L = 50pF	2V			26.5	1		30	ns
t_{PHL}							26.5	1		30	ns
t_{PZH}	$\overline{OE}$	Y	C_L = 50pF	2V			32.5	1		36.5	ns
t_{PZL}							32.5	1		36.5	ns
t_{PHZ}	$\overline{OE}$	Y	C_L = 50pF	2V			32	1		36.5	ns
t_{PLZ}							32	1		36.5	ns
t_{PLH}	A	Y	C_L = 50pF	3.3V		7.8	11	1		12.5	ns
t_{PHL}						7.8	11	1		12.5	ns
t_{PZH}	$\overline{OE}$	Y	C_L = 50pF	3.3V		9.1	14.1	1		16	ns
t_{PZL}						9.1	14.1	1		16	ns
t_{PHZ}	$\overline{OE}$	Y	C_L = 50pF	3.3V		10.3	14	1		16	ns
t_{PLZ}						10.3	14	1		16	ns
t_{PLH}	A	Y	C_L = 50pF	5V		5.1	7.5	1		8.5	ns
t_{PHL}						5.1	7.5	1		8.5	ns
t_{PZH}	$\overline{OE}$	Y	C_L = 50pF	5V		6.2	9.3	1		10.5	ns
t_{PZL}						6.2	9.3	1		10.5	ns
t_{PHZ}	$\overline{OE}$	Y	C_L = 50pF	5V		6.7	9.2	1		10.5	ns
t_{PLZ}						6.7	9.2	1		10.5	ns
$t_{sk(o)}$			C_L = 50pF	2V			2			2	ns
$t_{sk(o)}$			C_L = 50pF	3.3V			1.5			1.5	ns
$t_{sk(o)}$			C_L = 50pF	5V			1			1	ns

5.7 ノイズ特性

VCC = 5V、CL = 50pF、TA = 25℃

パラメータ	説明	最小値	代表値	最大値	単位
$V_{OL(P)}$	低ノイズ出力、最大動的電圧 V_{OL}				V
$V_{OL(V)}$	低ノイズ出力、最小動的電圧 V_{OL}				V
$V_{OH(V)}$	低ノイズ出力、最小動的電圧 V_{OH}				V

Copyright © 2024 Texas Instruments Incorporated

5.7 ノイズ特性 (続き)

VCC = 5V、CL = 50pF、TA = 25℃

パラメータ	説明	最小値	代表値	最大値	単位
$V_{IH(D)}$	High レベル動的入力電圧	3.5			V
$V_{IL(D)}$	Low レベル動的入力電圧			1.5	V

5.8 代表的特性

T_A = 25℃ (特に記述のない限り)

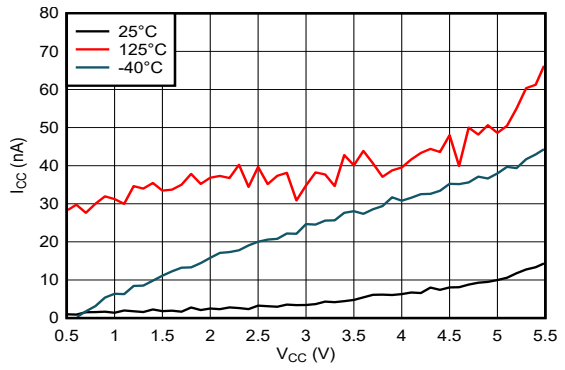


図 5-1. 電源電流と電源電圧との関係

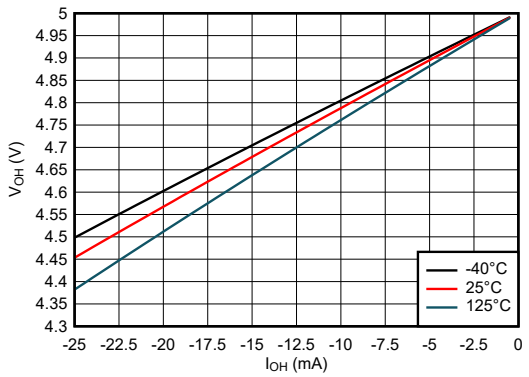


図 5-2. High 状態における出力電圧と電流との関係、5V 電源

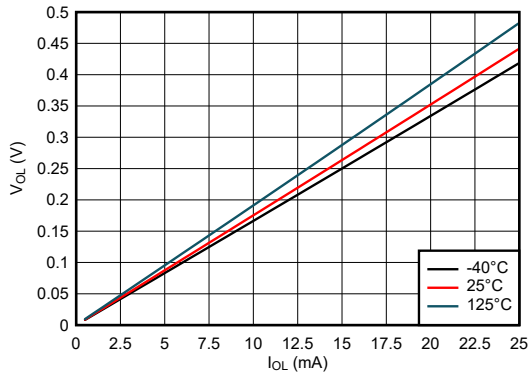


図 5-3. Low 状態における出力電圧と電流との関係、5V 電源

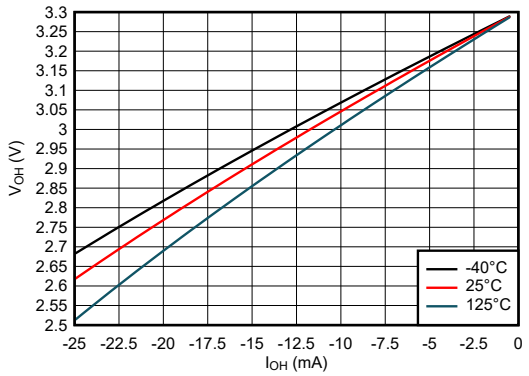


図 5-4. High 状態における出力電圧と電流との関係、3.3V 電源

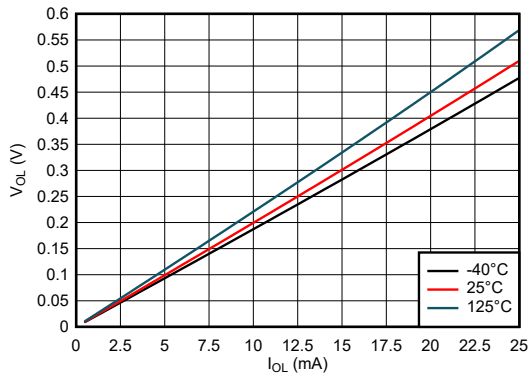


図 5-5. Low 状態における出力電圧と電流との関係、3.3V 電源

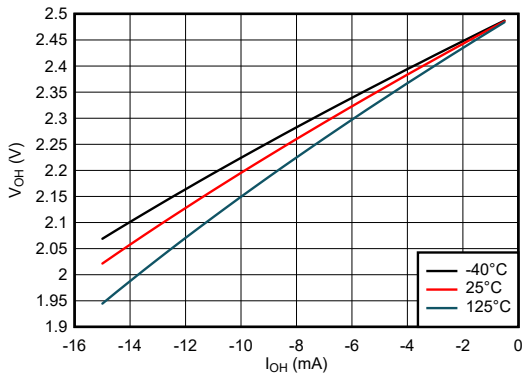


図 5-6. High 状態における出力電圧と電流との関係、2.5V 電源

ADVANCE INFORMATION

Copyright © 2024 Texas Instruments Incorporated

5.8 代表的特性 (続き)

T_A = 25℃ (特に記述のない限り)

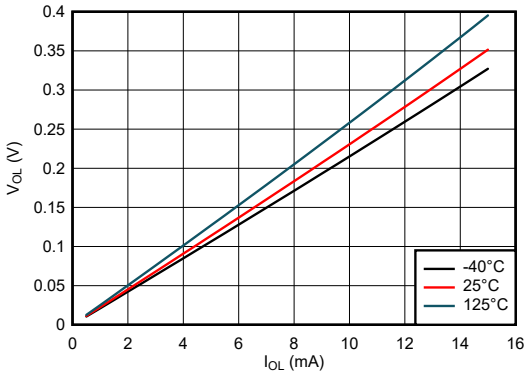


図 5-7. Low 状態における出力電圧と電流との関係、2.5V 電源

ADVANCE INFORMATION

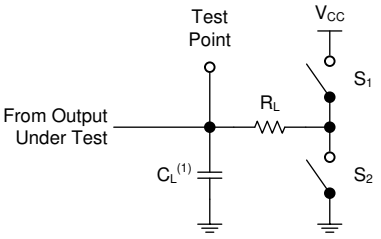
Copyright © 2024 Texas Instruments Incorporated

6 パラメータ測定情報

以下の表に示す例では、波形間の位相関係を任意に選択しました。すべての入力パルスは、以下の特性を持つジェネレータによって供給されます。PRR ≤ 1MHz、Z_O = 50Ω、t_t < 2.5ns。

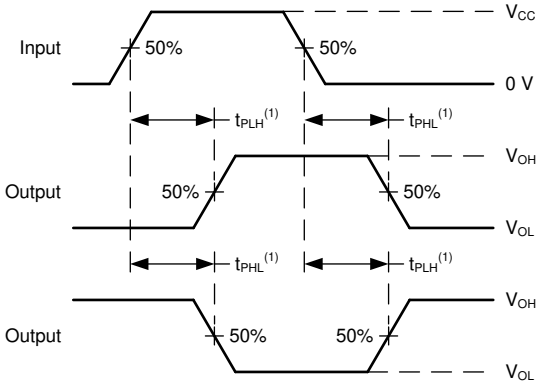
出力は個別に測定され、測定するたびに入力が 1 回遷移します。

TEST	S1	S2	R_L	C_L	ΔV	V_{CC}
t_{PLH}、t_{PHL}	オープン	オープン	—	15pF、50pF	—	すべて
t_{PLZ}、t_{PZL}	クローズ	オープン	1kΩ	15pF、50pF	0.15V	≤ 2.5V
t_{PHZ}、t_{PZH}	オープン	クローズ	1kΩ	15pF、50pF	0.15V	≤ 2.5V
t_{PLZ}、t_{PZL}	クローズ	オープン	1kΩ	15pF、50pF	0.3V	> 2.5V
t_{PHZ}、t_{PZH}	オープン	クローズ	1kΩ	15pF、50pF	0.3V	> 2.5V



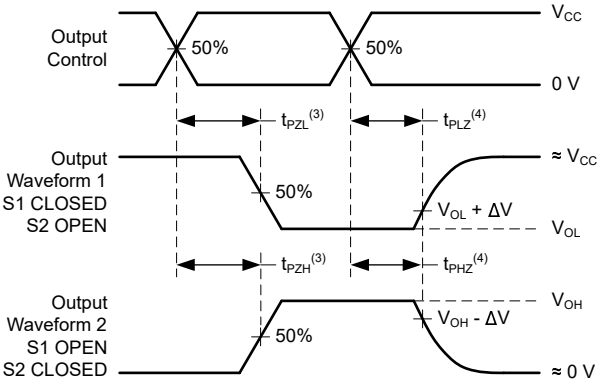
(1) C_L にはプローブとテスト装置の容量が含まれます。

図 6-1. 3 ステート出力の負荷回路



(1) t_{PLH} と t_{PHL} の大きい方が t_{pd} に相当します。

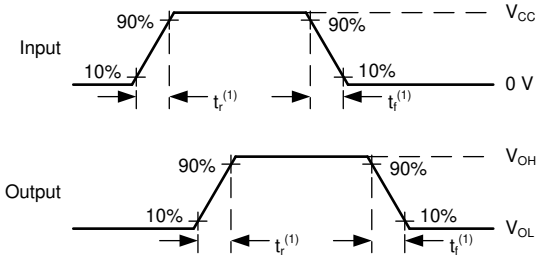
図 6-2. 電圧波形、伝搬遅延



(3) t_{PZL} と t_{PZH} の大きい方が t_{en} に相当します。

(4) t_{PLZ} と t_{PHZ} の大きい方が t_{dis} に相当します。

図 6-3. 電圧波形、伝搬遅延



(1) t_r と t_f の大きい方が t_t に相当します。

図 6-4. 電圧波形、入力および出力の遷移時間

ADVANCE INFORMATION

ADVANCE INFORMATION

7 詳細説明

7.1 概要

SN74AHC240-Q1 デバイスは、独立した出力イネーブル ($\overline{OE}$) 入力を備えた 2 つの 4 ビット バッファ / ライン ドライバで構成されています。$\overline{OE}$ が Low の場合、デバイスは A 入力からのデータを Y 出力に渡します。$\overline{OE}$ が High の場合、出力は高インピーダンス状態になります。

電源投入または電源オフの間にデバイスを高インピーダンス状態にするには、$\overline{OE}$ をプルアップ抵抗を介して V_{CC} に接続します。この抵抗の最小値は、ドライバの電流シンク能力によって決まります。

7.2 機能ブロック図

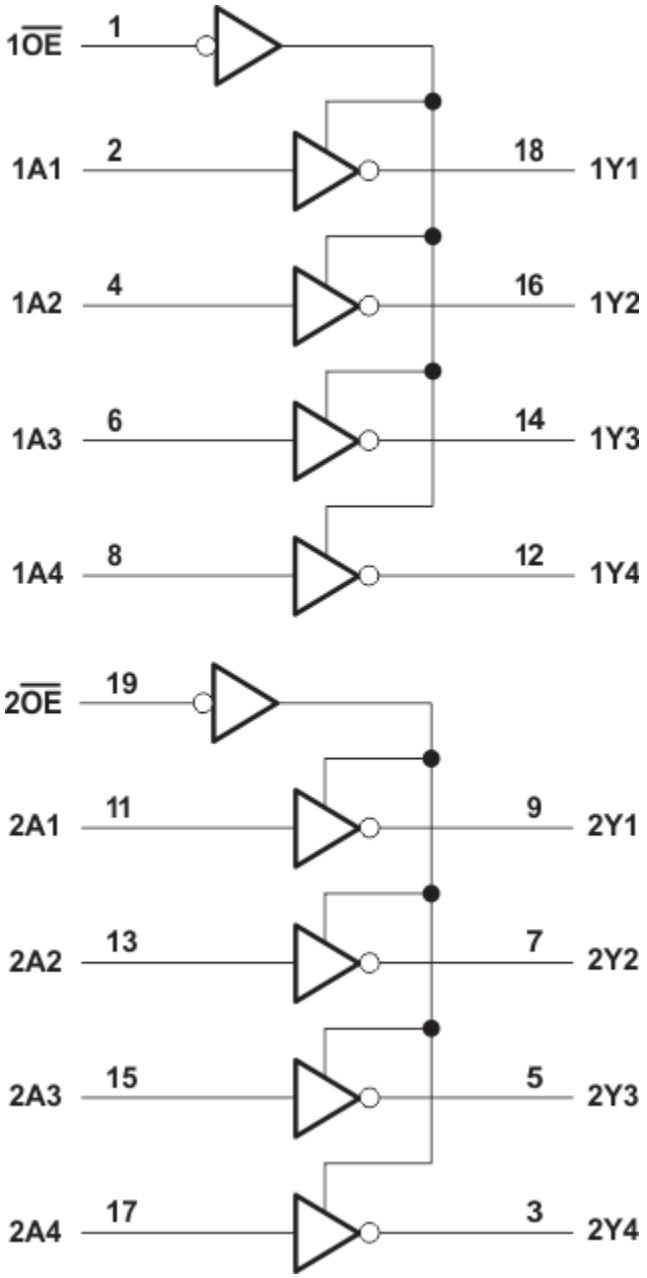


図 7-1. 論理図 (正論理)

Copyright © 2024 Texas Instruments Incorporated

7.3 機能説明

7.3.1 平衡化された CMOS 3 ステート出力

このデバイスには、平衡化された CMOS 3 ステート出力が内蔵されています。High、Low、高インピーダンスが、これらの出力が取り得る 3 つの状態です。平衡化という用語は、このデバイスが類似の電流に対するシンクとソースを行えることを示します。このデバイスの駆動能力により、軽負荷に高速エッジが生成される場合があるため、リンギングを防ぐために配線と負荷の条件を考慮する必要があります。さらに、このデバイスの出力は、デバイスを損傷することなく維持できる以上に大きな電流を駆動できます。過電流による損傷を防止するため、デバイスの出力電力を制限することが重要です。「絶対最大定格」で定義されている電気的および熱的制限を常に順守してください。

高インピーダンス状態に移行したとき、出力は電流のソースとシンクのどちらも行いません。ただし、「電気的特性」表に定義されている小さなリーク電流は例外です。 高インピーダンス状態では、出力電圧はデバイスによって制御されず、外部要因に依存します。ノードに他のドライバが接続されていない場合、これはフローティング ノードと呼ばれ、電圧は不明です。出力にプルアップ抵抗またはプルダウン抵抗を接続することで、高インピーダンス状態の出力に既知の電圧を供給できます。抵抗の値は、寄生容量や消費電力の制限など複数の要因に依存します。通常、これらの要件を満たすために 10kΩ の抵抗を使用できます。

未使用の 3 ステート CMOS 出力は、未接続のままにする必要があります。

7.3.2 標準 CMOS 入力

このデバイスには、標準 CMOS 入力が搭載されています。標準 CMOS 入力は高インピーダンスであり、通常は*電気的特性*に示されている入力容量と並列の抵抗としてモデル化されます。ワースト ケースの抵抗は、「絶対最大定格」に示されている最大入力電圧と、「電気的特性」に示されている最大入力リーク電流からオームの法則 (R = V ÷ I) を使用して計算されます。

標準 CMOS 入力では、「推奨動作条件」表の入力遷移時間またはレートで定義されるように、有効なロジック状態間で入力信号を迅速に遷移させる必要があります。 この仕様を満たさないと、消費電力が過剰になり、発振の原因となる可能性があります。詳細については、『低速またはフローティング CMOS 入力の影響』を参照してください。

動作中は、標準 CMOS 入力をフローティングのままにしないでください。未使用の入力は、V_{CC} または GND に終端させる必要があります。システムが入力を常にアクティブに駆動している訳ではない場合、システムが入力をアクティブに駆動していないときに有効な入力電圧を与えるため、プルアップまたはプルダウン抵抗を追加できます。抵抗値は複数の要因で決まりますが、10kΩ の抵抗を推奨します。通常はこれですべての要件を満たします。

7.3.3 クランプ ダイオード構造

図 7-2 に示すように、このデバイスへの出力には正と負の両方のクランプ ダイオードがあり、このデバイスへの入力には負のクランプ ダイオードのみがあります。

注意

「絶対最大定格」表に規定されている値を超える電圧は、デバイスに損傷を与える可能性があります。入力と出力のクランプ電流の定格を順守しても、入力と出力の電圧定格を超えることがあります。

ADVANCE INFORMATION

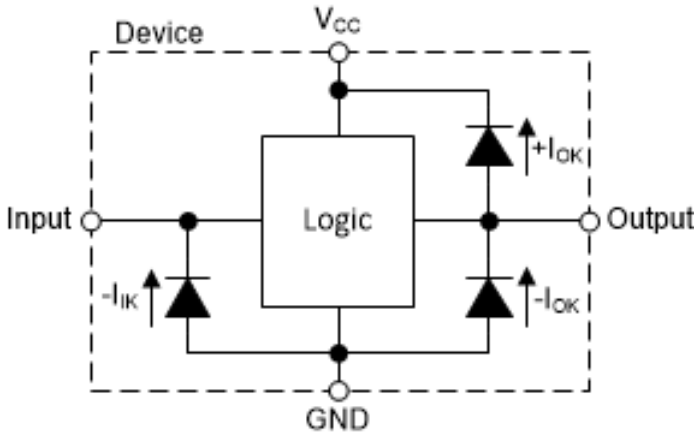


図 7-2. 各入力と出力に対するクランプ ダイオードの電気的配置

7.4 デバイスの機能モード

表 7-1. 機能表
(各バッファ)

入力(1)		出力(2)
$\overline{OE}$	A	Y
L	H	L
L	L	H
H	X	Z

(1) H = High 電圧レベル、L = Low 電圧レベル、X = ドント ケア
(2) H = High に駆動、L = Low に駆動、Z = 高インピーダンス状態

ADVANCE INFORMATION

Copyright © 2024 Texas Instruments Incorporated

8 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

SN74AHC240-Q1 デバイスは、データを保持またはラッチする必要がある多くのバス インターフェイス タイプのアプリケーションに使用できる高駆動の CMOS デバイスです。3.3V で 24mA の駆動電流を生成できるため、複数の出力の駆動に理想的であり、最大 100MHz の高速アプリケーションにも適しています。入力は 5.5V 耐圧であり、V_{CC} に降圧変換できます。

8.2 代表的なアプリケーション

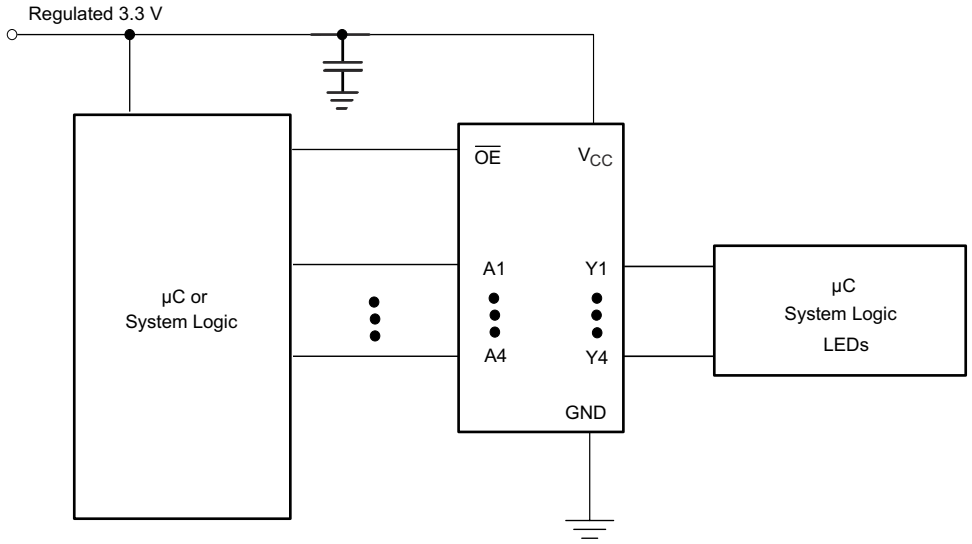


図 8-1. 代表的なアプリケーションの図

8.2.1 設計要件

このデバイスは CMOS 技術を採用しており、平衡型出力ドライバを備えています。上限値を超える電流が流れる可能性があるため、バスが競合しないように注意します。また、大きな駆動能力で軽負荷を駆動することでも高速なエッジが生じるため、配線と負荷の条件を検討してリンギングを防止してください。

8.2.2 詳細な設計手順

1. 推奨入力条件
   - 立ち上がり時間と立ち下がり時間の仕様:「推奨動作条件」表の (Δt/ΔV) を参照してください。
   - High レベルと Low レベルを規定:「推奨動作条件」表の (V_{IH} および V_{IL}) を参照してください。
   - 入力は過電圧許容で、任意の有効な V_{CC} において最大 5.5V に対応できます。
2. 推奨出力条件
   - 負荷電流は、出力あたりの 25mA および部品の合計 50mA を超えないようにする必要があります。
   - 出力は、V_{CC} を超えてプルされないようにしてください。

ADVANCE INFORMATION

Copyright © 2024 Texas Instruments Incorporated

8.2.3 アプリケーション曲線

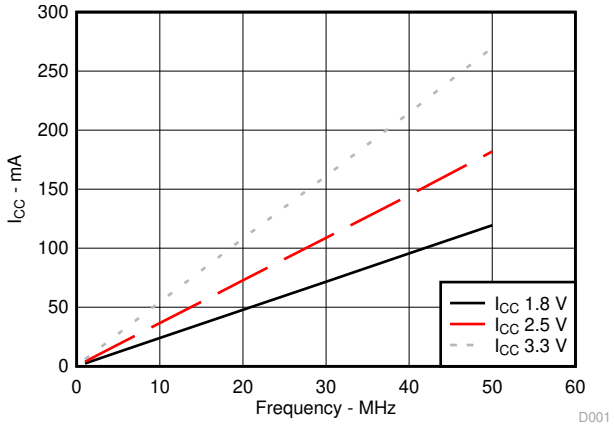


図 8-2. I_{CC} と周波数との関係

8.3 電源に関する推奨事項

電源には、「セクション 5.3」に記載された電源電圧定格の最小値と最大値の間の任意の電圧を使用できます。

電源の外乱を防止するため、各 V_{CC} 端子に適切なバイパス コンデンサを配置する必要があります。単電源のデバイスには 0.1µF を推奨します。V_{CC} 端子が複数ある場合は、各電源端子に 0.01µF または 0.022µF を推奨します。複数のバイパス コンデンサを並列に配置して、異なる周波数のノイズを除去することもできます。一般的に、0.1µF と 1µF は並列に使用されます。バイパス コンデンサを電源端子のできるだけ近くに配置すると最適な結果が得られます。

8.4 レイアウト

8.4.1 レイアウトのガイドライン

多ビット ロジック デバイスを使用する場合、入力をフローティングにしないでください。

多くの場合、デジタル論理デバイスの機能または機能の一部は使用されません (たとえば、トリプル入力 AND ゲートの 2 つの入力のみを使用したり、4 つのバッファ ゲートのうち 3 つのみを使用したりする場合)。このような入力ピンを未接続のままにしないでください。外部接続の電圧が未確定の場合、動作状態が不定になるためです。次のルールは、あらゆる状況で遵守する必要があります。

デジタル ロジック デバイスの未使用の入力はすべて、フローティングにならないように、High または Low バイアスに接続する必要があります。特定の未使用の入力に対して適用が必要となるロジック レベルは、デバイスの機能により異なります。一般に、GND または V_{CC} のうち、より適切であるかより利便性の高い方に接続されます。本部品がトランシーバでない限り、一般的に、出力をフローティングにすることが許容されます。トランシーバに出力イネーブル ピンがある場合、アサートされると本部品の出力セクションがディセーブルになります。この場合、I/O の入力セクションはディセーブルされないため、ディセーブル時にもフローティングにできません。

8.4.2 レイアウト例

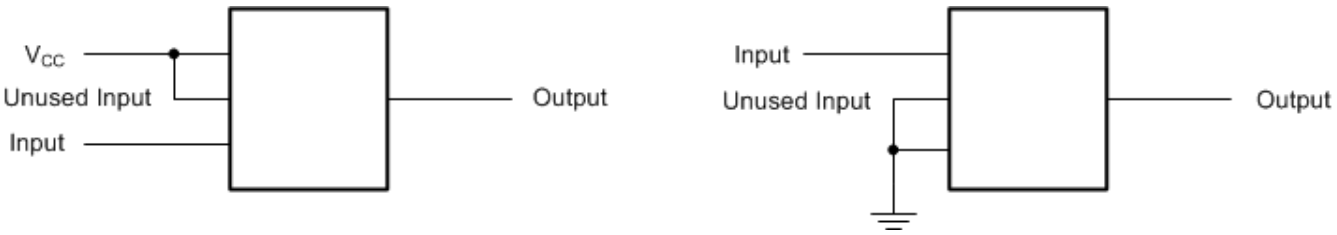


図 8-3. レイアウトに関する推奨事項

Copyright © 2024 Texas Instruments Incorporated

ADVANCE INFORMATION

9 デバイスおよびドキュメントのサポート

9.1 ドキュメントのサポート

9.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス・インスツルメンツ、『低速またはフローティング CMOS 入力の影響』
- テキサス・インスツルメンツ、『シュミット トリガについて』

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。 変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

9.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項

この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

テキサス・インスツルメンツ用語集　　この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

日付	改訂	注
2024 年 3 月	*	初版

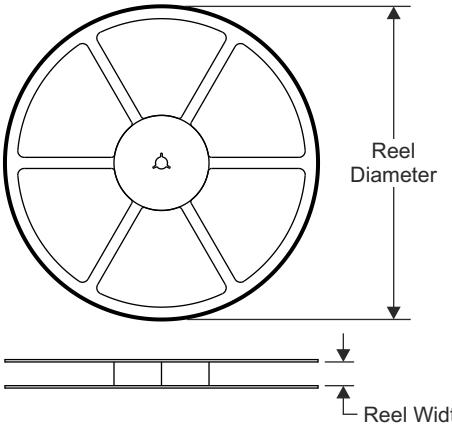
11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

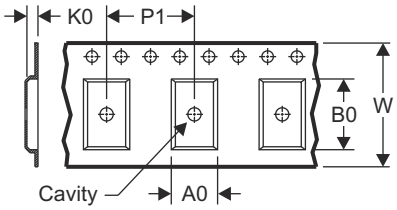
ADVANCE INFORMATION

11.1 テープおよびリール情報

REEL DIMENSIONS

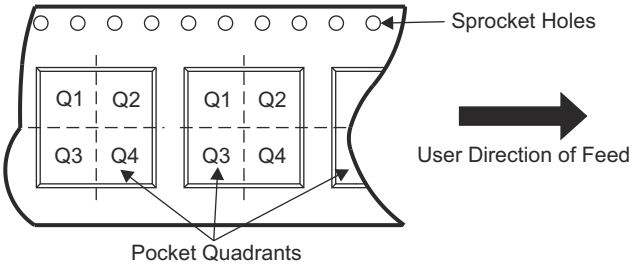


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE

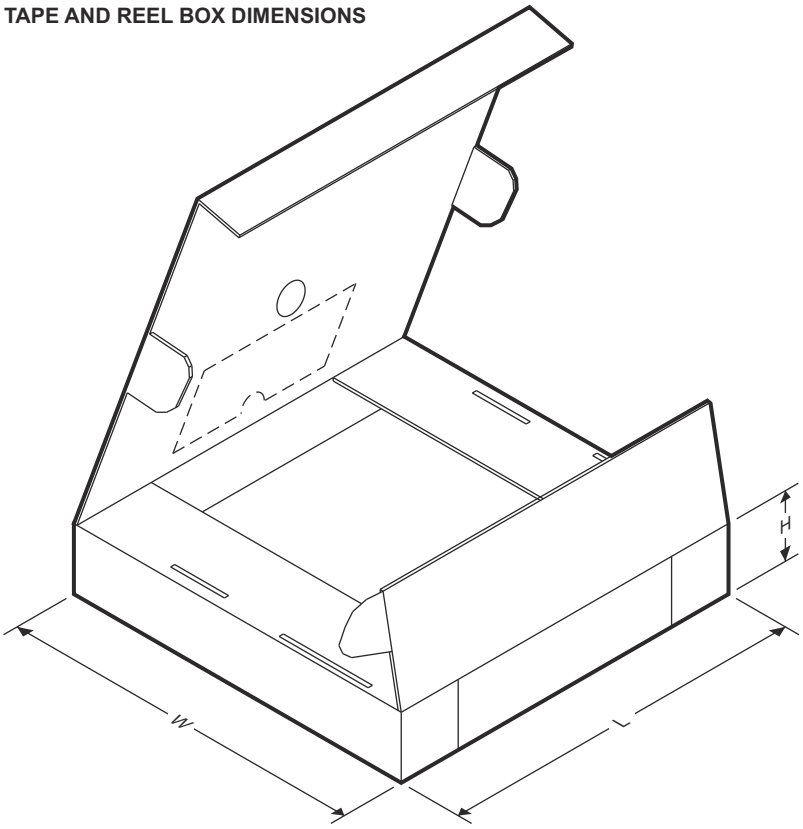


デバイス	パッケージ タイプ	パッケージ 図	ピン数	SPQ	リール 直径 (mm)	リール 幅 W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	ピン 1 の 象限
P1A240QPWRQ1	TSSOP	PW	20	2000	330.0	16.4	6.95	7.00	1.4	8.0	12.0	Q1

ADVANCE INFORMATION

Copyright © 2024 Texas Instruments Incorporated

TAPE AND REEL BOX DIMENSIONS



デバイス	パッケージ タイプ	パッケージ図	ピン数	SPQ	長さ (mm)	幅 (mm)	高さ (mm)
P1A240QPWRQ1	TSSOP	PW	20	2000	367.0	367.0	38.0

ADVANCE INFORMATION

Copyright © 2024 Texas Instruments Incorporated

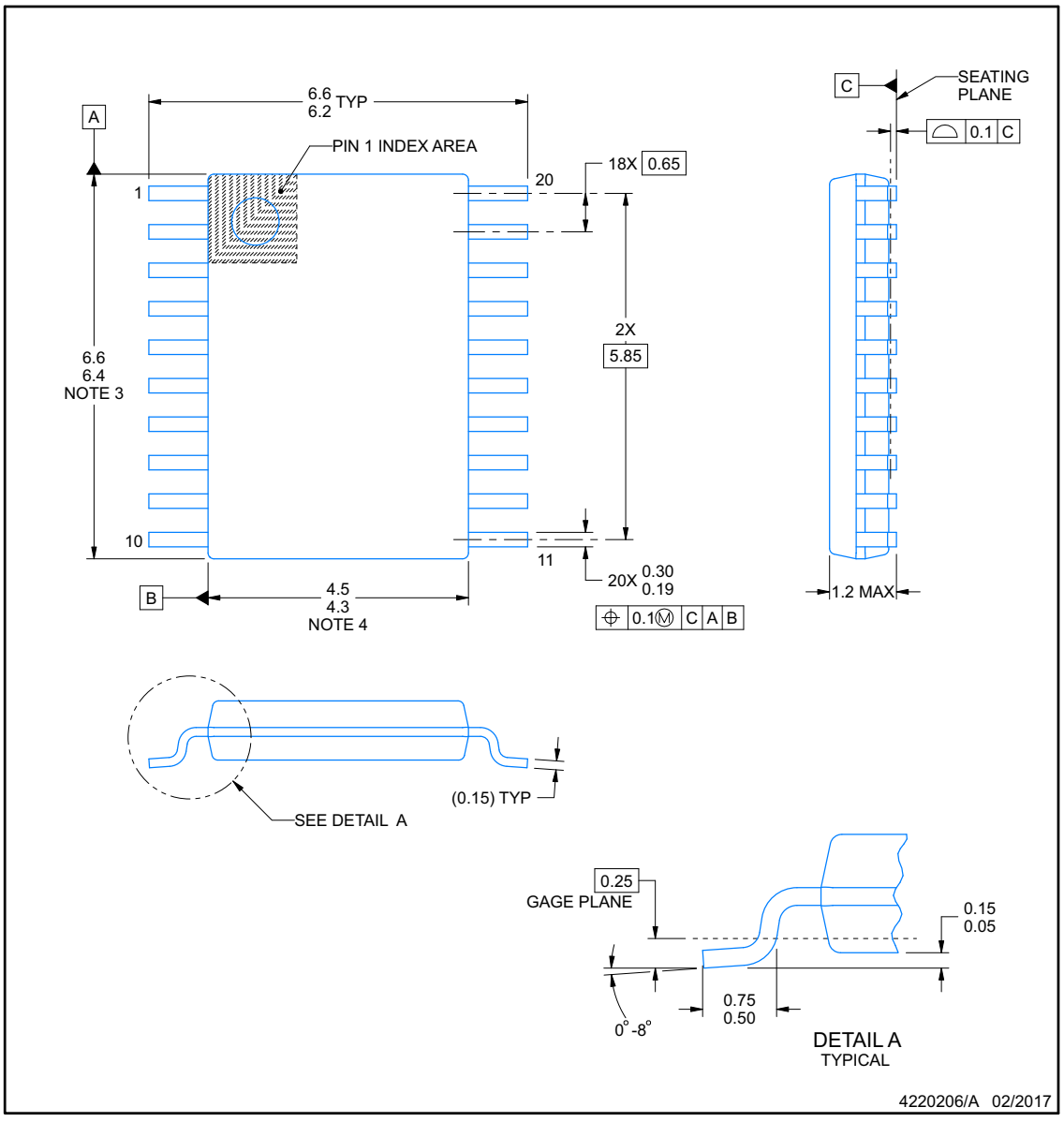
ADVANCE INFORMATION

11.2 メカニカル データ

PACKAGE OUTLINE

PW0020A — **TSSOP - 1.2 mm max height**

SMALL OUTLINE PACKAGE



NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.25 mm per side.
5. Reference JEDEC registration MO-153.

TEXAS INSTRUMENTS
www.ti.com

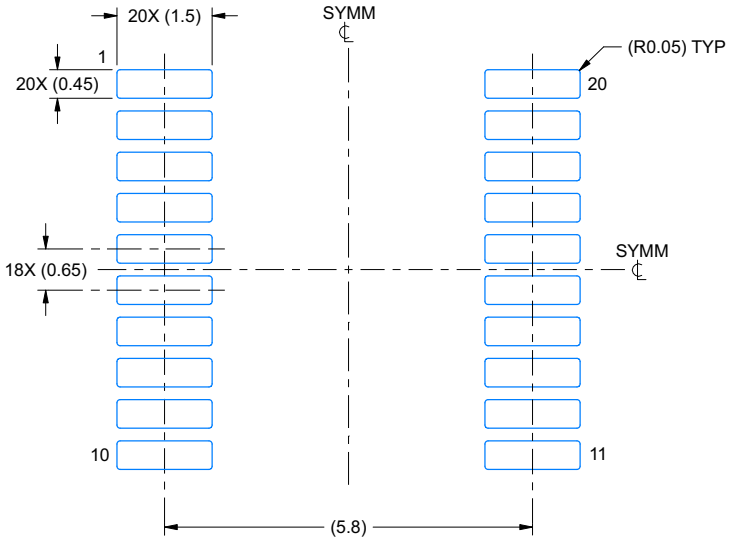
Copyright © 2024 Texas Instruments Incorporated

EXAMPLE BOARD LAYOUT

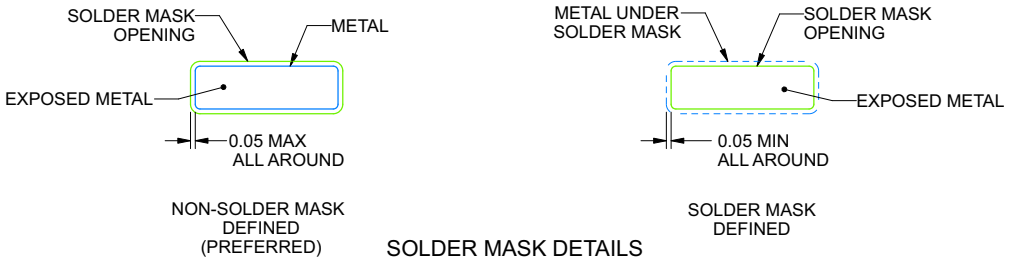
PW0020A

TSSOP - 1.2 mm max height

SMALL OUTLINE PACKAGE



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X



SOLDER MASK DETAILS

4220206/A 02/2017

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

ADVANCE INFORMATION

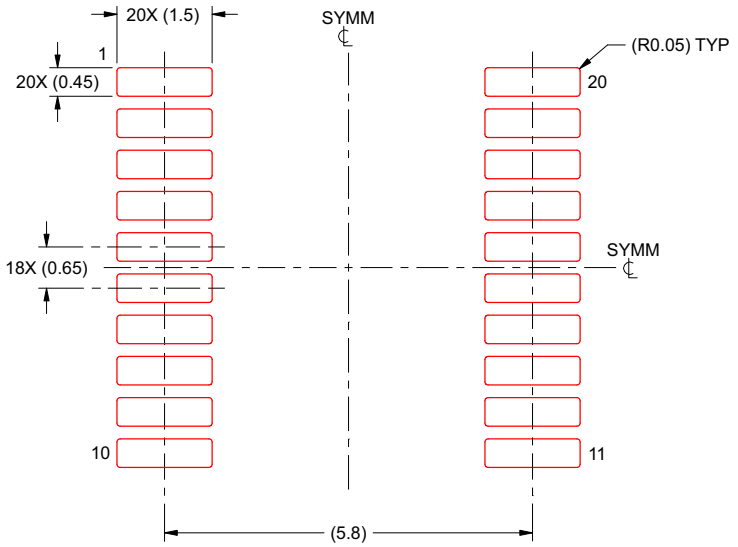
Copyright © 2024 Texas Instruments Incorporated

ADVANCE INFORMATION

EXAMPLE STENCIL DESIGN

PW0020A — **TSSOP - 1.2 mm max height**

SMALL OUTLINE PACKAGE



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220206/A 02/2017

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

Copyright © 2024 Texas Instruments Incorporated

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、テキサス・インスツルメンツの販売条件、または ti.com やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所:Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable Device	Status (1)	Package Type	Package Drawing	Pins	Package Qty	Eco Plan (2)	Lead finish/ Ball material (6)	MSL Peak Temp (3)	Op Temp (°C)	Device Marking (4/5)	Samples
PSN74AHC240QPWRQ1	ACTIVE	TSSOP	PW	20	2000	TBD	Call TI	Call TI	-40 to 125		Samples

(1) The marketing status values are defined as follows:
ACTIVE: Product device recommended for new designs.
LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.
NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.
PREVIEW: Device has been announced but is not in production. Samples may or may not be available.
OBSOLETE: TI has discontinued the production of the device.

(2) **RoHS:** TI defines "RoHS" to mean semiconductor products that are compliant with the current EU RoHS requirements for all 10 RoHS substances, including the requirement that RoHS substance do not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, "RoHS" products are suitable for use in specified lead-free processes. TI may reference these types of products as "Pb-Free".
RoHS Exempt: TI defines "RoHS Exempt" to mean products that contain lead but are compliant with EU RoHS pursuant to a specific EU RoHS exemption.
Green: TI defines "Green" to mean the content of Chlorine (Cl) and Bromine (Br) based flame retardants meet JS709B low halogen requirements of <=1000ppm threshold. Antimony trioxide based flame retardants must also meet the <=1000ppm threshold requirement.

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead finish/Ball material - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF SN74AHC240-Q1 :

- Catalog : SN74AHC240
- Military : SN54AHC240

NOTE: Qualified Version Definitions:

- Catalog - TI's standard catalog product
- Military - QML certified for Military and Defense Applications

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス· デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、TI の販売条件、または ti.com やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated